



芯海科技
CHIPSEA

CS32 IAP Programmer 通信协议

REV 0.1

芯海科技（深圳）股份有限公司

地 址：深圳市南山区蛇口南海大道1079号花园城数码大厦A座9楼

电 话：+(86 755)86169257 传 真：+(86 755)86169057

网 站：www.chipsea.com 邮 编：518067

微信号：芯海科技



版本历史

历史版本	修改内容	版本日期
Rev 0.1		2021.07.28

目 录

版本历史.....	2
目 录.....	3
1 概要.....	5
2 硬件接口.....	6
2.1 通信接口.....	6
2.2 硬件连接.....	6
2.3 进入升级模式.....	7
3 升级流程.....	8
4 命令协议.....	9
4.1 命令包格式.....	9
4.1.1 命令数据包.....	9
4.1.2 响应数据包.....	9
4.2 命令详解.....	10
4.2.1 命令列表.....	10
4.2.2 Get ID 命令.....	11
4.2.3 Get Version 命令.....	11
4.2.4 Erase Page 命令.....	11
4.2.5 Erase Chip 命令.....	12
4.2.6 Write Memory 命令.....	12
4.2.7 Read Memory 命令.....	13
4.2.8 Write Protect 命令.....	13
4.2.9 Write Unprotect 命令.....	14
4.2.10 Readout Protect 命令.....	14

4.2.11 Readout Unprotect 命令	15
4.2.12 Go 命令	15

芯海科技 CHIPSEA

1 概要

本应用手册介绍固件升级程序的应用，详细介绍固件升级的硬件接口，协议命令与升级流程。升级协议包含的特性如下：

- 串口 USART 通信接口，支持自动波特率检测
- 支持 USART1/USART2 双串口自动检测
- 支持片上 Flash 和片上 RAM 固件下载
- 通过 BOOT0 引脚高电平进入升级模式
- 支持芯片 Flash 读写保护设定

2 硬件接口

2.1 通信接口

MCU 的固件升级程序采用 USART 通信接口，支持双串口自动波特率检测，所使用到的串口及相应引脚如表 1 所示。

表 1 USART 引脚复用

串口	TX 引脚	RX 引脚
USART1	PA9	PA10
USART2	PA14	PA15

固件升级程序所支持的波特率范围为 1200~500000。

在固件升级模式下，串口 USART1/USART2 的 RX 引脚被初始化为 GPIO 输入中断模式，固件升级程序会自动检测串口 USART1/USART2 的变化，用以确定主机所使用的串口以及波特率。用户主机需要通过串口发送 0x7F，用以升级程序自动检测波特率，建立连接，检测成功芯片将返回 0xAA。

检测阶段期间，此自举程序未使用的外设 RX 引脚必须保持已知电平（低电平或高电平）且不得悬空，如下所述：

- 使用 USART1 时，主机串口 TX 和 RX 分别连接到 USART1_RX (PA10) 和 USART1_TX (PA9) 引脚；且检测阶段期间，USART2_RX (PA15) 引脚必须保持高电平或低电平，并且不得悬空。
- 使用 USART2 时，主机串口 TX 和 RX 分别连接到 USART2_RX (PA15) 和 USART2_TX (PA4) 引脚；且检测阶段期间，USART1_RX (PA10) 引脚必须保持高电平或低电平，并且不得悬空。

2.2 硬件连接

进行 USART 接口固件升级时，上位机与待升级 MCU 的串口 TX/RX 连接，进行命令数据包的发送，以及响应数据包的接收。同时，主机需要能够改变 MCU 复位引脚（NRST）和 BOOT0 引脚电平，控制 MCU 的 BOOT0 引脚在芯片复位或上电期间保持高电平，以启动位于系统存储区的固件升级程序。硬件连接如图 1 所示。

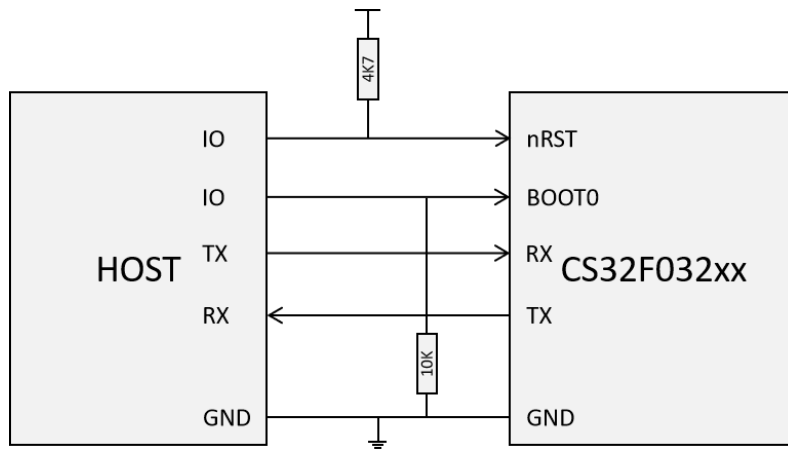


图 1 硬件连接要求

2.3 进入升级模式

芯片有三种不同的启动方式，由 **BOOT0** 引脚和选项字节的 **nBOOT1** 位决定，如表 2 所示。启动模式配置在上电复位或者系统复位后的第四个系统时钟上升沿锁存。在启动之后，内核从地址 **0x00000000** 获取堆栈顶的地址，并从启动存储器的 **0x00000004** 指示的地址开始执行程序代码。

表 2 启动模式

启动选项	BOOT0 引脚	nBOOT1
从 Flash 程序存储区启动	0	x
从 SRAM 启动	1	0
从系统存储区启动	1	1

因此，通过主机控制，在芯片上电复位或者系统复位期间，保持 **BOOT0** 引脚保持高电平，且保持 **nBOOT1** 为默认值 **1**，即可从系统存储区启动，运行固件升级程序。

待新的固件下载升级成功后，主机释放 **BOOT0** 引脚为低电平并复位芯片，即可重新启动运行 **Flash** 程序存储区的新固件。

3 升级流程

进入系统存储器固件升级模式且微控制器已按上述要求配置后，固件升级程序代码会监控两个 USART1/2 的 RX 引脚上升沿，等待接收 0x7F 数据帧（1bit 起始位、0x7F 数据位和 1bit 停止位）。

固件升级程序会根据 0x7F 数据帧测量通信波特率，初始化相应串口 USART1/2，并向主机返回确认字节 (0xAA)，指示芯片已准备好接收用户命令。

完成串口配置后，固件升级程序将循环等待上位机串口命令数据包，如果命令数据包校验无误，则执行相应命令并返回响应数据包，否则返回包含数据包错误信息的响应数据包。具体流程见图 2。

若用户需要将固件下载到芯片 Flash，需要按顺序执行擦除、写存储、回读比较等命令。待下载结束，可根据需要，设定 Flash 读写保护级别。

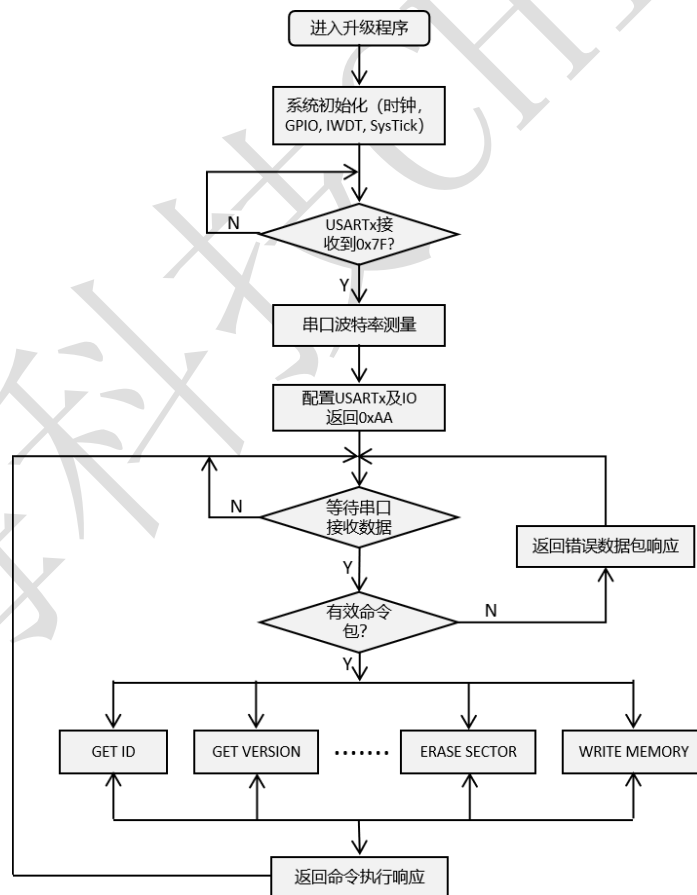


图 2 固件升级程序流程

4 命令协议

芯片固件升级程序，采用基于命令接收与处理的升级流程，数据包分为命令包及对应返回包。命令和返回包采用带校验的不定长数据包格式，从机会检查接收数据包的帧头、长度、校验，确保数据包的完整性和正确性，防止通信异常或误码导致的错误命令被执行。同时，上位机发送命令后，需要检查响应包，确定命令包被正确接收和执行，识别失败错误情形，执行命令重发，可以有效提高命令协议的可靠性和鲁棒性。

4.1 命令包格式

4.1.1 命令数据包

Header	Length	Command Area	Checksum[L]	Checksum[H]
0x55	N	命令码 + 参数	CRC[L]	CRC[H]

其中，Length 指示 Command Area 区域数据长度；命令数据包校验采用 CRC16 校验，对 Command Area 区域执行 CRC 计算，计算结果附在数据包末尾两字节。

Command Area 区域包含 1 字节命令码以及命令参数，如页擦除命令（Erase Page）的命令参数指示 32-bit 待擦除页首地址，某些命令不包含参数。

4.1.2 响应数据包

Acknowledgment	Header	Length	Response Area	Checksum[L]	Checksum[H]
ACK	0x55	N	命令结果 + 数据	CRC[L]	CRC[H]

其中，ACK 代表对命令数据包的响应字节，详情参见下表；Length 指示 Response Area 区域数据长度；响应数据包与命令数据包采用相同校验方式，对 Response Area 区域执行 CRC 计算，计算结果附在数据包末尾两字节。

命令包响应(ACK)	描述	备注
0x00	数据包接收正确 (ACK)	
0x11	包头错误	

0x12	包校验错误	
0x13	包长度错误, 为 0	
0x14	包长度错误, 超过最大	
0x15	未知错误	

其中 Response Area 区域包含 1 字节命令执行结果以及返回数据, 如下表所示

响应信息	
命令结果	命令返回数据 (例如, Get Version 返回 Version)

命令结果	描述	备注
0x00	命令执行成功	
0x01	无效命令	
0x02	命令参数错误	
0x03	命令无权限 (保留)	
0x04	命令执行失败	

4.2 命令详解

4.2.1 命令列表

命令定义采用命令结构体数组, 支持方便地扩展或裁剪。

命令	命令码	描述	响应	备注
Get ID	0x20	获取芯片 ID	有	
Get Version	0x21	获取固件升级程序版本号	有	
Write Memory	0x23	向 Flash/SRAM 区写数据	有	
Read Memory	0x24	读 Flash/SRAM 区数据	有	
Erase Page	0x25	擦除一页 (1KB/页)	有	
Erase Chip	0x26	代码 Flash 区整体擦除	有	
Go	0x27	强制跳转到指定地址	有	
Write Protect	0x28	设定 Flash 扇区写保护	有	

Write Unprotect	0x29	禁止全部 Flash 扇区写保护	有	
Readout Protect	0x2A	设定芯片读保护功能	有	
Readout Unprotect	0x2B	禁止芯片读保护功能	有	

4.2.2 Get ID 命令

命令描述 获取芯片 ID 号（32bit）

命令示例

Header	Length	CMD	Checksum[L]	Checksum[H]
0x55	1	0x20	CRC[L]	CRC[H]

命令响应示例

ACK	Header	Length	RET	DATA[0]~DATA[3]	Checksum[L]	Checksum[H]
0x00	0x55	5	0x00	ID[0:31]	CRC[L]	CRC[H]

其中，ACK[0x00]指示命令数据包接收无误，RET[0x00]指示命令执行成功，ID[0:31]为返回的 32-bit ID 号，低字节在前。

4.2.3 Get Version 命令

命令描述 获取固件升级程序版本号 Version（32bit）

命令示例

Header	Length	CMD	Checksum[L]	Checksum[H]
0x55	1	0x21	CRC[L]	CRC[H]

命令响应示例

ACK	Header	Length	RET	DATA[0]~DATA[3]	Checksum[L]	Checksum[H]
0x00	0x55	5	0x00	Version[0:31]	CRC[L]	CRC[H]

其中，ACK[0x00]指示命令数据包接收无误，RET[0x00]指示命令执行成功，Version[0:31]为返回的 32-bit 版本号，低字节在前。

4.2.4 Erase Page 命令

命令描述 根据指定页首地址，擦除代码 Flash 的一页（1KB）。下载代码到 Flash 某页，需要首先执行擦除操作。页擦除时间为 19.1ms(max)，上位机需要等待页擦除命令执行完成，接收到响应数据包，才能执行下一个命令。

命令示例

Header	Length	CMD	DATA[0]~DATA[3]	Checksum[L]	Checksum[H]
0x55	5	0x25	ADDR[0:31]	CRC[L]	CRC[H]

其中，ADDR[0:31]为指定的 32-bit Flash 页地址，低字节在前。

命令响应示例

ACK	Header	Length	RET	Checksum[L]	Checksum[H]
0x00	0x55	1	0x00	CRC[L]	CRC[H]

其中，ACK[0x00]指示命令数据包接收无误，RET[0x00]指示命令执行成功。

4.2.5 Erase Chip 命令

命令描述 代码 Flash 区域整体擦除，相当于一次性对所有页执行页擦除。整体擦除时间为 31.6ms(max)，上位机需要等待整体擦除命令执行完成，接收到响应数据包，才能执行下一个命令。

命令示例

Header	Length	CMD	Checksum[L]	Checksum[H]
0x55	1	0x26	CRC[L]	CRC[H]

命令响应示例

ACK	Header	Length	RET	Checksum[L]	Checksum[H]
0x00	0x55	1	0x00	CRC[L]	CRC[H]

其中，ACK[0x00]指示命令数据包接收无误，RET[0x00]指示命令执行成功。

4.2.6 Write Memory 命令

命令描述 向指定地址写入指定数目数据，执行对 Flash 或者 SRAM 的编程。

命令示例

Header	Length	CMD	DATA[0]~DATA[3]	DATA[4]~DATA[N+3]	Checksum[L]	Checksum[H]

0x55	N + 5	0x23	ADDR[0:31]	CODE[0]~CODE[N-1]	CRC[L]	CRC[H]
------	-------	------	------------	-------------------	--------	--------

其中，ADDR[0:31]为指定的 32-bit 待写入地址，低字节在前；N 指示待写入有效数据长度，需要按 2 字节对齐；CODE[0]~CODE[N-1]为待写入 Flash 或 SRAM 的代码，低字节在前。

命令响应示例

ACK	Header	Length	RET	Checksum[L]	Checksum[H]
0x00	0x55	1	0x00	CRC[L]	CRC[H]

其中，ACK[0x00]指示命令数据包接收无误，RET[0x00]指示命令执行成功。

4.2.7 Read Memory 命令

命令描述 读取指定地址的 Flash 或者 SRAM 数据。

命令示例

Header	Length	CMD	DATA[0]~DATA[3]	DATA[4]	Checksum[L]	Checksum[H]
0x55	6	0x24	ADDR[0:31]	N	CRC[L]	CRC[H]

其中，ADDR[0:31]为指定的 32-bit 待读出地址，低字节在前；N 指示待读出有效数据长度。

命令响应示例

ACK	Header	Length	RET	DATA[0]~DATA[N-1]	Checksum[L]	Checksum[H]
0x00	0x55	N + 1	0x00	CODE[0]~CODE[N-1]	CRC[L]	CRC[H]

其中，ACK[0x00]指示命令数据包接收无误，RET[0x00]指示命令执行成功；N 指示成功读出数据长度；CODE[0]~CODE[N-1]为读出的 Flash 或 SRAM 的内容，低字节在前。

4.2.8 Write Protect 命令

命令描述 设定 Flash 扇区（4KB）写保护功能，命令执行完成返回响应数据包后，会触发 option bytes 更新复位，以生效设定。

命令示例

Header	Length	CMD	DATA[0]~DATA[1]	Checksum[L]	Checksum[H]
0x55	3	0x28	WRP_VAL[0:16]	CRC[L]	CRC[H]

其中，WRP_VAL[0:16]为 16-bit 待设定的写保护值，低字节在前；WRP_VAL 的第 n 位对应第 n 个扇区写保护的使能或者禁止，1 - 使能，0 - 禁止；具体扇区数目根据芯片 Flash 空间确定，参见芯片手册。

命令响应示例

ACK	Header	Length	RET	Checksum[L]	Checksum[H]
0x00	0x55	1	0x00	CRC[L]	CRC[H]

其中，ACK[0x00]指示命令数据包接收无误，RET[0x00]指示命令执行成功。

4.2.9 Write Unprotect 命令

命令描述 禁止全部 Flash 扇区的写保护，命令执行完成返回响应数据包后，会触发 option bytes 更新复位，以生效设定。

命令示例

Header	Length	CMD	Checksum[L]	Checksum[H]
0x55	1	0x29	CRC[L]	CRC[H]

命令响应示例

ACK	Header	Length	RET	Checksum[L]	Checksum[H]
0x00	0x55	1	0x00	CRC[L]	CRC[H]

其中，ACK[0x00]指示命令数据包接收无误，RET[0x00]指示命令执行成功。

4.2.10 Readout Protect 命令

命令描述 设定芯片为 RDP 写保护 Level 1，命令执行完成返回响应数据包后，会触发 option bytes 更新复位，以生效设定。RDP 读保护详细信息参见芯片寄存器手册。

命令示例

Header	Length	CMD	Checksum[L]	Checksum[H]
0x55	1	0x2A	CRC[L]	CRC[H]

命令响应示例

ACK	Header	Length	RET	Checksum[L]	Checksum[H]
0x00	0x55	1	0x00	CRC[L]	CRC[H]

其中，ACK[0x00]指示命令数据包接收无误，RET[0x00]指示命令执行成功。

4.2.11 Readout Unprotect 命令

命令描述 禁止 RDP 读保护，即设定读保护级别为 Level 0，命令执行完成返回响应数据包后，会触发 option bytes 更新复位，以生效设定。RDP 读保护详细信息参见芯片寄存器手册。

禁止 RDP 读保护操作一般会触发 Flash 整体擦除操作，主机如需重新连接需要等待足够的整体擦除时间。

命令示例

Header	Length	CMD	Checksum[L]	Checksum[H]
0x55	1	0x2B	CRC[L]	CRC[H]

命令响应示例

ACK	Header	Length	RET	Checksum[L]	Checksum[H]
0x00	0x55	1	0x00	CRC[L]	CRC[H]

其中，ACK[0x00]指示命令数据包接收无误，RET[0x00]指示命令执行成功。

4.2.12 Go 命令

命令描述 用于从指定的地址开始执行已下载代码或其他任何代码，执行地址可以是 FLASH 或者 SRAM 存储区。若地址校验正确，则固件升级程序将执行以下操作：

- 设置 SYSCFG 中断向量重映射到主程序 FLASH
- 初始化固件升级程序使用的外设为默认复位值
- 设置主栈指针为接收的地址处存储的数据
- 跳转到接收的“地址 + 4”（与应用程序中复位处理程序的地址相对应）中指定的存储器位置。

例如，如果接收的地址为 0x0800_0000，则固件升级程序将跳转到地址为 0x0800_0004 的存储器位置。一般来说，主机应发送基准地址，在该地址指定应用程序的跳转目标位置

命令示例

Header	Length	CMD	DATA[0]~DATA[3]	Checksum[L]	Checksum[H]
0x55	5	0x27	ADDR[0:31]	CRC[L]	CRC[H]

其中，ADDR[0:31]为指定的 32-bit 跳转地址，低字节在前，需为有效代码执行地址，且 4 字节对齐。

命令响应示例

ACK	Header	Length	RET	Checksum[L]	Checksum[H]
0x00	0x55	1	0x00	CRC[L]	CRC[H]

其中，ACK[0x00]指示命令数据包接收无误，RET[0x00]指示命令执行成功。