

摘要

本技术文档旨在帮助客户解决：

- ❖ CSU38F20 配套的调试工具 CS-Link 无法识别芯片、无法正常下载/仿真等问题
- ❖ 在量产环节实现带电 2（多）次烧录
- ❖ 给客户提提供软件开发注意事项以及正确配置

更好让客户快速熟悉 CSU38F20 芯片的开发与应用。

版本

历史版本	修改内容	日期
V1.0	初版生成	2022-08-20

目 录

1 CSU38F20 配套开发工具.....	3
2 CSU38F20 最小系统板硬件原理图.....	4
3 CS-LINK 使用注意事项.....	5
4 CSU38F20 芯片带电烧录注意事项.....	6
5 CSU38F20 开发中注意事项.....	7

1 CSU38F20 配套开发工具

CSU38F20 支持在芯片仿真，用户开发时可自行安装集成开发环境 CSU-IDE V6.0.1（CSU-IDE 版本持续迭代，用户可在芯海科技公司网站下载最新版本），搭配芯海科技专用调试器 CS_Link V1.4 进行仿真。

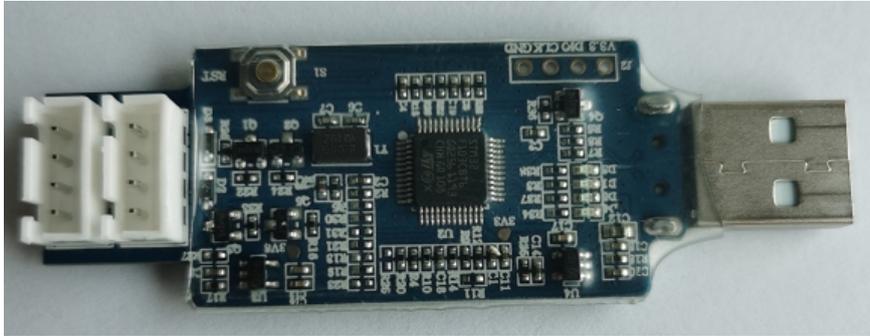


图1 CS-Link 调试器正面图



图2 CS-Link 调试器背面图（当前版本 V1.4）

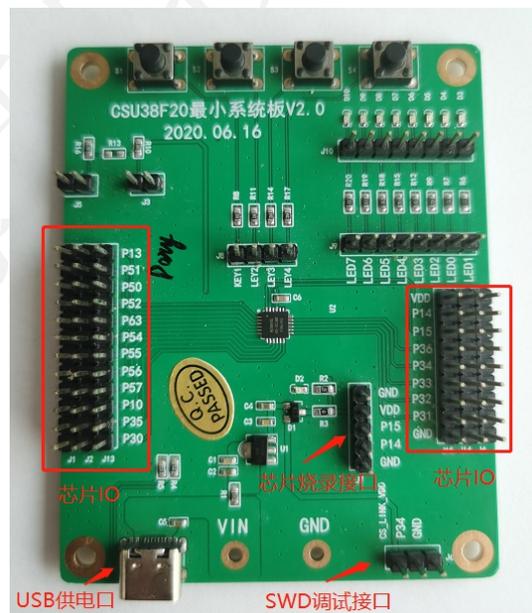


图3 CSU38F20 最小系统板（开发板）

2 CSU38F20 最小系统板硬件原理图

以下为 CSU38F20 最小系统板硬件原理图，如果要仿真按键或 LED 点灯功能，可以从 IO 口排针引线到 J8 或 J9 排针上。

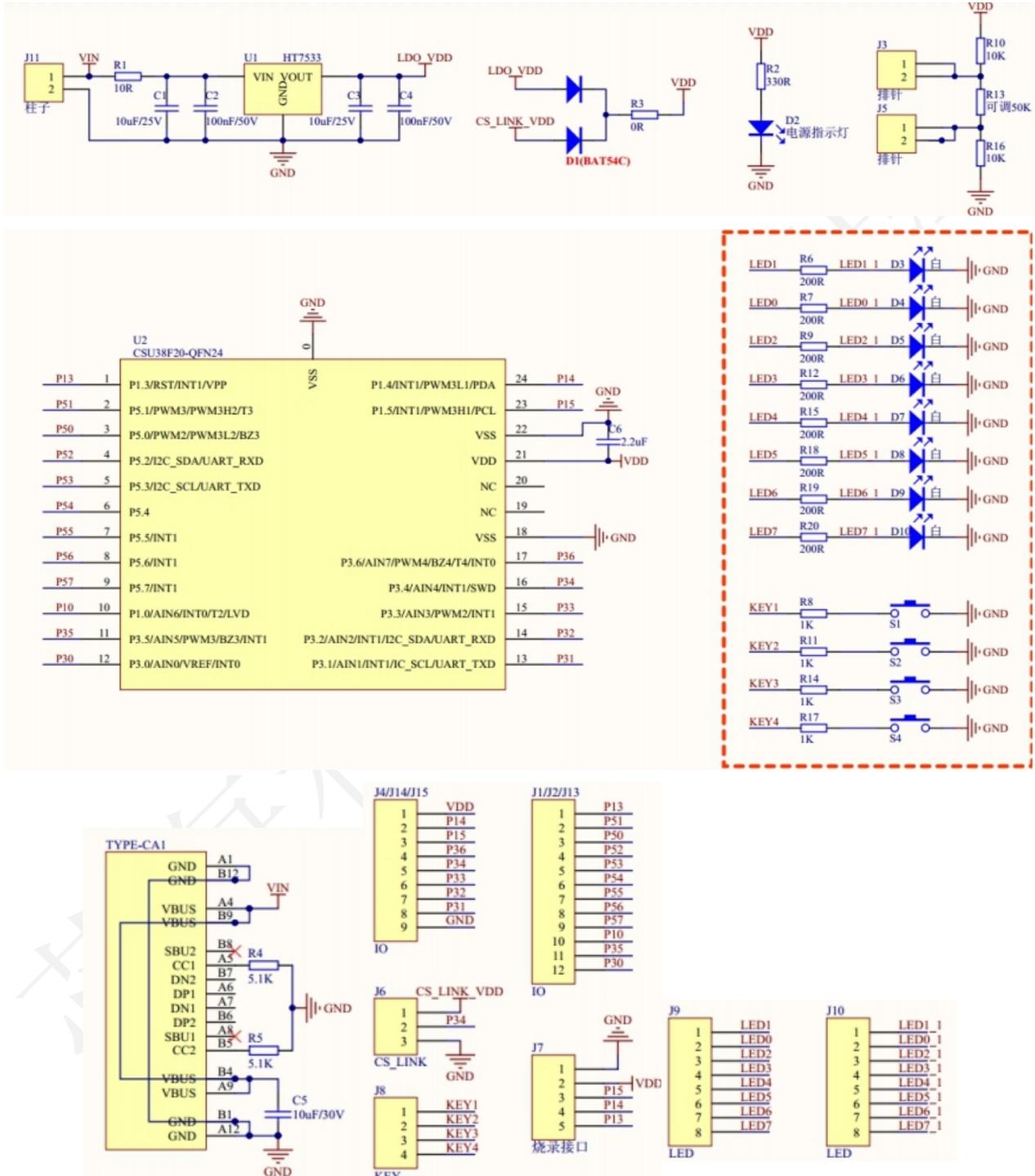


图 4 CSU38F20 最小系统板硬件原理图

3 CS-Link 使用注意事项

CSU38F20 芯片用 CS-Link 做仿真调试时，有以下几点需注意：

- ❖ ICD 不使能，只能下载，不能仿真以及调试程序。
- ❖ 禁止代码加密，芯片代码加密，读到数据为 00H，CS-LINK 无法仿真。
- ❖ 仿真时，SWD 口不能同时作为普通 GPIO 口使用，仿真完成后，可用作 GPIO。仿真时 SWD 口需断开原本的外接电路，避免 SWD 口通讯异常。
- ❖ PT1.3 作为复位引脚且开发板 PT1.3 悬空，PT1.3 电平为不定态，有概率引起芯片复位，CS-LINK 无法正常下载和调试，仿真时 PT1.3 可作为普通输入输出口，如需用作复位口，仿真时在 PT1.3 口上加一个 100K 电阻到 VDD。
- ❖ 尽量不要把 CS-Link 接在 USB HUB，有概率识别不到 CS-Link。
- ❖ 注意 CSU-IDE Vxx 中 Project ---Settings---Download 选项中使用的是内部供电还是外部供电。
- ❖ 如果 CS-Link 识别不到芯片，可将芯片重新烧录一次再进行仿真，注意代码选项配置要求，如下图红框所示：

Option	Value
EMC复位使能	使能EMC复位
ICD模式使能选项	使能 ICD功能
LVR复位使能控制位	LVR复位使能
LVR配置	1.8V/1.7V上电/掉电复位
SAR_ADC低功耗模式配置位	SAR_ADC配置为正常功耗模式
WDT模块使能和内部32K低速振荡器使能配置位	WDT模块使能和内部32K低速振荡器使能由软件配置
WWDT在HALT模式下行为模式配置	WWDT在halt模式下不进行计数
代码保密位	禁止代码加密
非法指令复位使能	使能非法指令复位
复位引脚选择	PT1.3作为普通输入输出口

图 5 代码选项配置要求

4 CSU38F20 芯片带电烧录注意事项

CSU38F20 支持芯片带电烧录，在做带电烧录前，芯片必须先烧录一次程序，注意首次烧录时，芯片代码选项（OPTION0）中 PT1.3 口必须选择为复位引脚（PT1.3 做复位引脚时不能浮空，可接外接上拉电阻），下次带电烧录时，才能复位芯片进入烧录模式，如下图所示：

位地址	标识符	功能
13:12	~LVR_SEL[1:0]	必须为 LVR_SEL[1:0]的取反值
11	~RESET_PIN	必须为 RESET_PIN 的取反值
10	~WWDT_HALT	必须为 WWDT_HALT 的取反值
9	~LVR_EN	必须为 LVR_EN 的取反值
8	~SECURITY	必须为 SECURITY 的取反值
5:4	LVR_SEL[1:0]	LVR 配置
		LVR_SEL[1:0] 功能
		00 1.8V/1.7V 上电/掉电复位（默认）
		01 2.1V/2.0V 上电/掉电复位。
3	RESET_PIN	复位引脚选择 1: PT1.3 作为复位引脚 0: PT1.3 作为普通输入输出（默认）
		WWDT 在 HALT 模式下行为模式配置 0: WWDT 在 HALT 模式下继续计数，计数溢出后也会产生复位。 1: WWDT 在 halt 模式下不进行计数。（默认）
1	LVR_EN	LVR 复位使能控制位 1: LVR 复位使能（默认） 0: LVR 复位禁止
0	SECURITY	烧录模式代码保密位 0: 禁止代码加密（默认） 1: 使能代码加密 注：当加密时，所有区域不能进行 page 擦写，读主程序区和 flash special（2000H-2001FH）时，读出的数据固定为 0000H；special 1/2/3 可以正常读，在加密时，必须执行 chip_erase 后，才能获得所有区域的擦写权限。

图 6 代码选项 RESET_PIN 配置

烧录器与芯片带电烧录连接示意图如下：

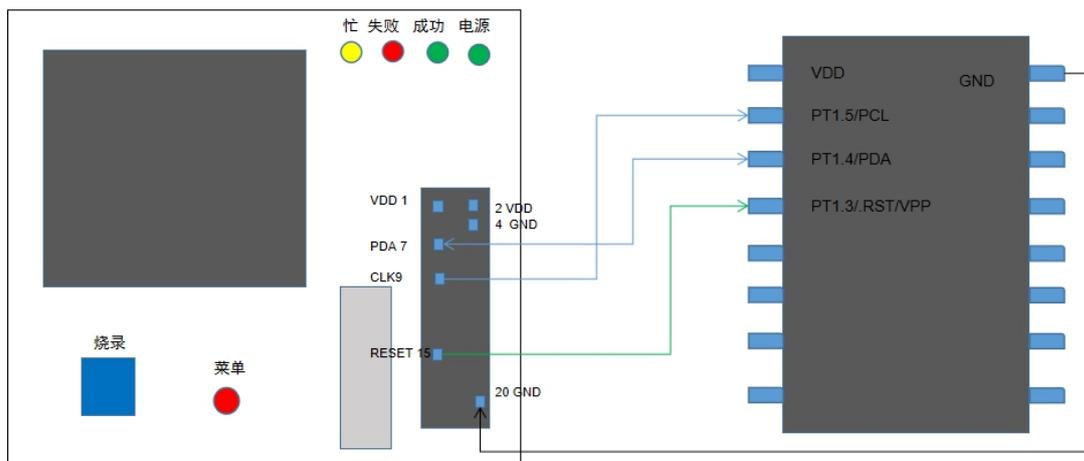


图 7 烧录器与芯片带电烧录连接示意图

5 CSU38F20 开发中注意事项

- ❖ CSU38F20 内置 488 字节的 SRAM，从下图可以看出，SRAM 分为 PAGE0/PAGE1 两个页面，每个页面又分两个 bank，由于 bank0 和 bank2 共用 SRAM 存储区，所以在 CSU-IDE 中全局变量默认存放在 bank0，若用户再在 bank2 中定义变量（特别指定相同的 SRAM 地址），相互之间可能改变彼此的存储数据，造成程序运行异常。

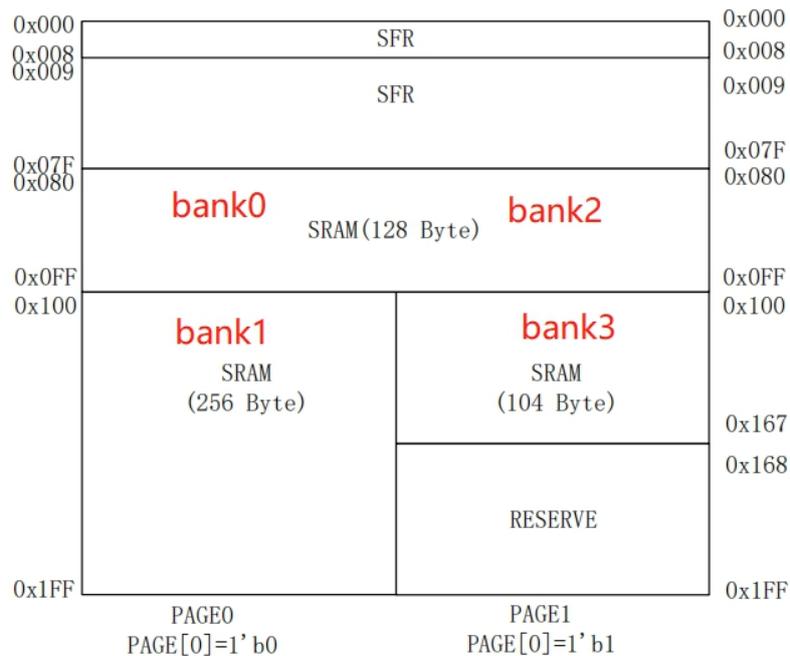


图 8 SRAM PAGE0/1 以及 PAGE 相应的 bank 分布

- ❖ CSU38F20 芯片 SROFTL 与 TM4CNTH 寄存器地址相同（用户手册上两个寄存器地址不同，实际芯片中相同），SROFTL 寄存器能正常使用，TM4CNTH 无效，所以 Timer4 实际有效位只有 8bit。
- ❖ CSU38F20 芯片集成了 IIC 从机模块，在通信速率较快的连续传输模式下，建议用户减少中断中的数据处理过程，以防止产生接收堵塞或发送异常。I2C 从机支持时钟延展功能，但这需要主机同样支持才可使用，利用此功能可以预留出足够时间来准备发送数据。
- ❖ CSU38F20 芯片 LVR 复位应该特别注意，当 LVR 复位禁止时，芯片上电/掉电的复位电压在 1.5V 左右，此时芯片 CPUCLK 应该配置在 2MHz 或以下。若 LVR 复位使能，有三个电压点可选，如下图所示，建议客户打开 LVR 复位使能，尽量选择

2.1V/2.0V 上电/掉电复位或更高电压档位，LVR 复位使能后，芯片的 sleep 功耗会增加 2-3uA 电流，下图红框为 LVR 复位使能以及 LVR 电压点选项：

		LVR 配置	
		LVR_SEL[1:0]	功能
5:4	LVR_SEL[1:0]	00	1.8V/1.7V 上电/掉电复位（默认）
		01	2.1V/2.0V 上电/掉电复位。
		1x	2.6V/2.5V 上电/掉电复位。
3	RESET_PIN	复位引脚选择 1: PT1.3 作为复位引脚 0: PT1.3 作为普通输入输出（默认）	
2	WWDT_HALT	WWDT 在 HALT 模式下行为模式配置 0: WWDT 在 HALT 模式下继续计数，计数溢出后也会产生复位。 1: WWDT 在 halt 模式下不进行计数。（默认）	
1	LVR_EN	LVR 复位使能控制位 1: LVR 复位使能（默认） 0: LVR 复位禁止	

图 9 LVR 复位使能以及 LVR 电压点选项

- ❖ 芯片 CPUCLK 的频率与芯片工作电压相关，其对应关系如下表，同时需注意 LVR 电压点选择。

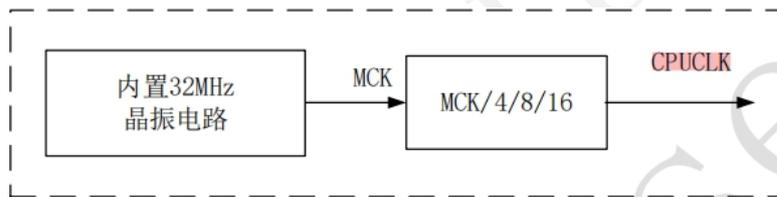


图 10 CSU38F20 时钟框图

VDD = 5V, TA = 25°C, 如无其他说明则都是此条件

符号	参数	测试条件	最小值	典型值	最大值	单位
VDD	工作电压	25°C	1.8	5	5.5	V
Tcpu	指令周期	VDD: 4.5V~5.5V	125			ns
		VDD: 2.3V~5.5V	250			ns
		VDD: 1.8V~5.5V	500			ns

图 11 CSU38F20 指令周期与工作电压表

- ◇ 注意：125ns 对应的 CPUCLK 为 8MHz
- ❖ 在代码选项中，勾选用户模式对应空间不能进行 TBLP 操作，表示在用户模式下，对应 flash 区域的数据不能通过 TBLP 指令擦除或写入数据，如下图所示：

USR_W_SEC[4]	空间 2000H~201FH(Special row0)写加密位: 1 表示加密, 用户模式对应空间不能进行 TBLP 操作 0 表示不加密, 用户模式对应空间能进行 TBLP 操作 (默认)
USR_W_SEC[3]	空间 (1800H~1FFFH) 加密位: 1 表示加密, 用户模式对应空间不能进行 TBLP 操作 0 表示不加密, 用户模式对应空间能进行 TBLP 操作 (默认)
USR_W_SEC[2]	空间 (1000H~17FFH) 加密位: 1 表示加密, 用户模式对应空间不能进行 TBLP 操作 0 表示不加密, 用户模式对应空间能进行 TBLP 操作 (默认)
USR_W_SEC[1]	空间 (0800H~0FFFH) 加密位: 1 表示加密, 用户模式对应空间不能进行 TBLP 操作 0 表示不加密, 用户模式对应空间能进行 TBLP 操作 (默认)
USR_W_SEC[0]	空间 (0000H~07FFH) 加密位: 1 表示加密, 用户模式对应空间不能进行 TBLP 操作 0 表示不加密, 用户模式对应空间能进行 TBLP 操作 (默认)

图 12 代码选项 (用户模式下) Flash 空间加密配置

- ❖ 启用 LED 模块, 在自动模式下, 根据 LEDNUM[1:0]的配置, 部分 PT5 口用作 LED 驱动口, 不可用作其他功能使用, 比如: LEDNUM=00, 只用了 LED0~LED3, 那 LED4 不能用作普通 IO, 但 LED5~LED7 可用作普通 IO。其最大灌电流由 PT5_BIGDRV 配置决定。在手动模式下, 由 LEDDAT 和 LEDCOM 寄存器决定 LED 驱动口, 其余未用作灯口的 PT5 口可作普通 IO 使用。
- ❖ 芯片休眠配置注意如下:
 - ✧ 所有用到的 IO 配置状态, 保证外围电路关闭【MOS/LED 灯等】。
 - ✧ 所有未用到的 IO(因为封装原因, 可能部分引脚未绑定出来, 以同系列封装最多引脚为准), 可以配制为输出口, 输出高或者低电平, 也可以配置为输入口, 接内部上拉电阻或内部下拉电阻, 但是作输入口绝不能悬空, 悬空为不定态, 可能会产生功耗。
 - ✧ ADC 模块在休眼前不能只禁止 ADC 使能位 SRADEN, 最好把 SRADCON1/SRADCON2/SRADCON3/SRADCON4 都清 0 (比如: 模拟输入通道配置为 1/8VDD 等会产生功耗)。
 - ✧ 当 IO 口作输入外接分压电路时, 分压电路接到芯片 IO 的电平既不是高电平也不是低电平时, 芯片同样会产生功耗, 方案设计时要注意, 此类用法, 选择支持 AIN 的 IO, 休眠时把此 IO 设置为模拟输入, 这样芯片才不会耗电。
 - ✧ 关闭看门狗时钟和看门狗使能。
 - ✧ 关掉 ICD 使能 (否则休眠电流多 500uA 以上)。

❖ Flash 读取与写入操作

- ❖ 通过 MOVP 和 TBLP 指令可以实现对于用户程序存储器的数据读取和写入，用户程序存储器的地址范围为 000H~1FFFH。Flash 只能进行页擦除和页写入，每个页的大小是 16bit*32。
- ❖ TBLP 为写保护操作，对 Flash 进行写操作时，必须解锁写保护。解锁写保护需对 WRPRT 寄存器连续写入 96H、69H、5AH，对其他地址寄存器进行写操作时，WRPRT 寄存器会被清零，解锁自动失效。
- ❖ 执行 TBLP 指令时建议关闭全局中断使能，当写操作未解锁时写操作时间为 3 个指令周期。
- ❖ 执行读操作时，在地址寄存器输入相应的值，之后执行 MOVP 指令，便可在相应的 MTP 地址的数据读入到 EDATH/WORK 寄存器中。执行一次读操作需要 6 个指令周期。
- ❖ 假如只想改写一个地址的数据，必须先页擦除，才能进行页写入；在页擦除之前要把当前页有用 MOVP 数据读出并进行保存，当页写入时在把该数据写入到 flash 对应的地址中。页擦除之后，Flash 对应的页会清为零。



芯海科技
CHIPSEA

股票代码:688595

免责声明和版权公告

本文档中的信息，包括供参考的 URL 地址，如有变更，恕不另行通知。

本文档可能引用了第三方的信息，所有引用的信息均为“按现状”提供，芯海科技不对信息的准确性、真实性做任何保证。

芯海科技不对本文档的内容做任何保证，包括内容的适销性、是否适用于特定用途，也不提供任何其他芯海科技提案、规格书或样品在他处提到的任何保证。

芯海科技不对本文档是否侵犯第三方权利做任何保证，也不对使用本文档内信息导致的任何侵犯知识产权的行为负责。本文档在此未以禁止反言或其他方式授予任何知识产权许可，不管是明示许可还是暗示许可。

Wi-Fi 联盟成员标志归 Wi-Fi 联盟所有。蓝牙标志是 Bluetooth SIG 的注册商标。

文档中提到的所有商标名称、商标和注册商标均属其各自所有者的财产，特此声明。

版权归 © 2022 芯海科技（深圳）股份有限公司，保留所有权利。