

## 1. 产品概述

### 1.1. 功能特点

- 主频：
  - 最高 24MHz 工作频率
- 存储器
  - 32Kbytes 的 Flash 存储器
  - 2Kbytes 的 SRAM
- 时钟模块
  - 内部 24MHz RC 振荡器(HRC),  $\pm 1\%$ @25°C, 3.3V, 全温度时钟精度  $\pm 3\%$
  - 内部 40KHz RC 振荡器(LRC), 典型情况下精度  $\pm 10\%$
- 工作环境
  - VDD 电压: 2.2 to 5.5V
  - 温度范围: -40 to 85°C
- 电源管理
  - 低功耗模式: 睡眠, 深度睡眠模式 1, 深度睡眠模式 2
  - 支持上电/掉电复位 (POR/PDR)
- 通用输入输出(I/O)
  - 6 个输入输出(I/O)
  - 所有 I/O 映射外部中断向量
  - UART 通信引脚支持 6V 耐压
  - nRST/外部中断(输出)/I2C 口支持 1.8V/1.2V 输入
  - nRST 低电平复位, 内部无上拉, 需要外接上拉电阻
  - UART 支持 VDD 通讯电平
- 定时器
  - 1 路通用的 16 位定时器, 支持捕获功能、PWM 输出
  - 1 路低功耗定时器
  - 1 路独立看门狗定时器 (FWDT): 8 位预置数和 12 位自减型计数器
  - 1 个系统时间定时器: 24 位自减型计数器
- 通讯接口
  - 1 个通用异步收发器(UART), 波特率最高支持 115200, 支持波特率自适应(发送 0xAA)
  - UART 的 RX/TX 集成上拉 RPULL\_UP (10K  $\Omega$   $\pm$  10%)
  - USART 的 RX/TX 支持交换
    - 支持 UFCS 快速握手协议
    - 支持 UFCS 硬件复位检测
  - 1 个 I2C, 支持主/从模式, 支持: 标准模式 (100k bit/s), 快速模式 (400k bit/s)
  - I2C 支持 1.8V/1.2V 通信
- 96bit 的芯片唯一 ID (UNID)
- 串行调试 (2 线 SWD), 与串口 RX/TX 复用, 默认为 SWD 功能
- 低功耗特性
  - <10uA 深度睡眠模式@3.3V, 25°C
- 封装
  - WLCSP8

## 1.2. 产品说明

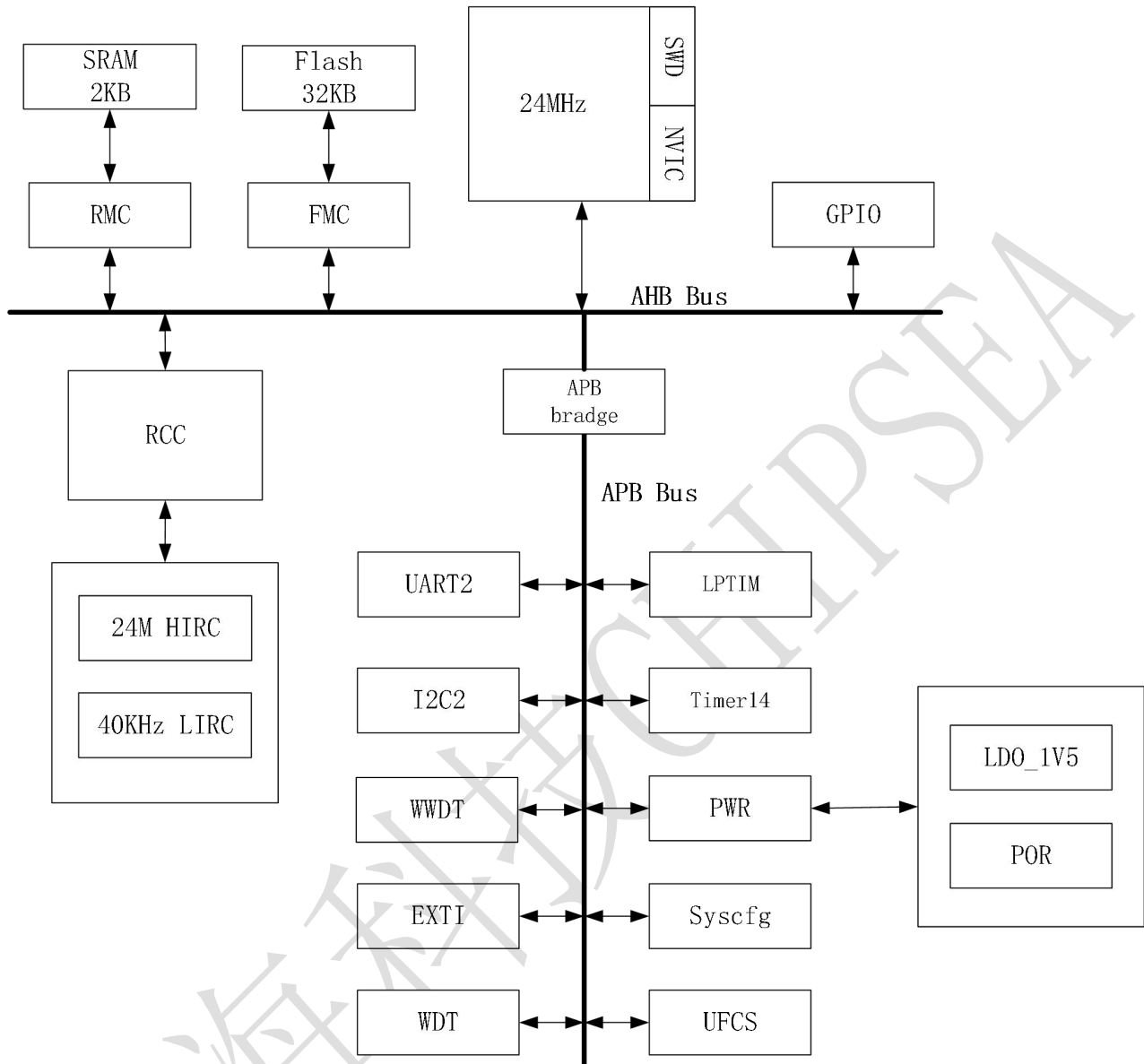
CPW3101 是一个集成 UFCS 协议的微控制器，最高可运行在 24MHz，内置 32K 字节 Flash，2K 字节 SRAM，支持 UART、I2C、定时器等外设，具有高整合度、高抗干扰、高可靠性的特点。

CPW3101 微控制器的工作温度范围为-40 度~85 度，工作电压范围 2.2V~5.5V。芯片提供多种低功耗模式，以满足不同的应用。

芯海科技 CHIPSEA

### 1.3. 功能框图

图 1 模块框图



# 目 录

1. 产品概述.....	1
1.1. 功能特点.....	1
1.2. 产品说明.....	2
1.3. 功能框图.....	3
目 录.....	4
版本历史.....	5
2. 引脚描述.....	6
2.1. WLCSP8.....	6
2.2. 引脚描述.....	6
3. I/O 复用.....	7
3.1. PA 口复用功能.....	7
4. 存储器.....	8
5. 功能描述.....	9
5.1. 存储器.....	9
5.2. 时钟.....	9
5.3. 工作环境.....	11
5.4. 电源管理.....	11
5.5. 通用输入输出端口(GPIO).....	12
5.6. 定时器.....	12
5.7. 中断和事件.....	13
5.8. 通用同步异步收发器 (USART).....	13
5.9. I2C 接口.....	14
5.10. 串行调试端口(SWD-DP).....	14
6. 电气特性.....	15
6.1. 绝对最大额定值.....	15
6.2. 工作条件.....	15
6.3. I/O 端口特性.....	15
6.4. 低功耗模式唤醒时间.....	16
6.5. 功耗.....	16
6.6. RC 振荡器特性.....	16
6.7. FLASH 特性.....	16
6.8. I2C 特性.....	17
6.9. ESD 特性.....	17
7. 封装信息.....	18
7.1. WLCSP8.....	18
8. 产品命名规则.....	19
8.1. 产品丝印说明.....	19
9. 订货信息.....	21
10. 勘误表.....	21
11. 缩略语.....	22

## 版本历史

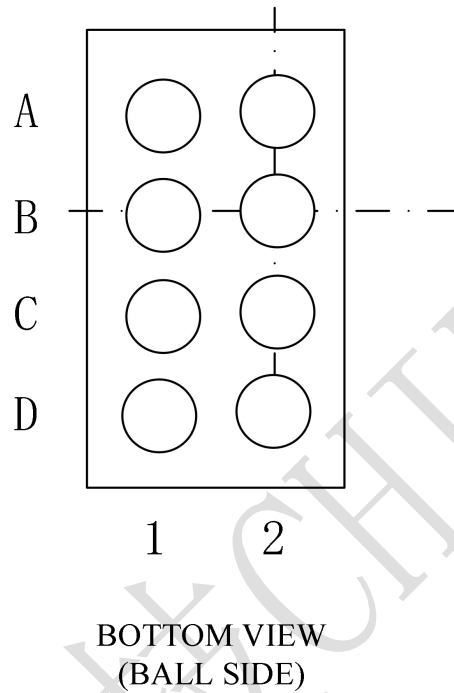
历史版本	修改内容	时间
V1.0	初版	2022-01-28

芯海科技CHIPSEA

## 2. 引脚描述

### 2.1. WLCSP8

图 2 WLCSP8 封装引脚图 (marking side)



### 2.2. 引脚描述

表 1 CPW3101 引脚描述

管脚名称	输入/输出	WLCSP8 管脚序号	描述
PA0/I2C_SCL	I/O	A1	IO, 开漏输出; 外部中断输入, 具有唤醒功能; I2C 时钟线
PA1/I2C_SDA	I/O	A2	IO, 开漏输出; 外部中断输入, 具有唤醒功能; I2C 数据线
RESET	I	B1	复位管脚, 低电平复位, 默认 1.2V 输入阈值; 内部无上拉, 需要外接上拉电阻
PA2/INT	I/O	B2	IO, 开漏输出; 外部中断输入, 具有唤醒功能;
VDD	P	C1	电源
GND	P	C2	地
PA3/RX/TX/SDIO	I/O	D1	IO; 外部中断输入, 具有唤醒功能; UART 接收数据; UART 发送数据; SWD 调试数据口;
PA4/TX/RX/SWCLK	I/O	D2	IO; 外部中断输入, 具有唤醒功能; UART 发送数据; UART 接收数据; SWD 调试时钟口

### 3. I/O 复用

#### 3.1. PA 口复用功能

表 2 PA 口复用功能描述

引脚名称	复用功能 0	复用功能 1	复用功能 2	复用功能 3
PA0	I2C_SCL			
PA1	I2C_SDA			
PA2	LPTIM_ETR	USART_TX	CKO	USART_CTS
PA3	SWDIO	USART_RX	TIM14_CH1	USART_TX
PA4	SWCLK	USART_TX	LPTIM_OUTT	USART_RX

## 4. 存储器

图 3 存储器映射 (CPW3101)

0x0000 0000	APROM or SRAM
0x0000 8000	Reserved
0x0800 0000	Flash Code Memory
0x0800 8000	Reserved
0x1FFF F800	Option Bytes
0x1FFF F840	Flash Data Memory
0x1FFF FC40	Reserved
0x2000 0000	SRAM
0x2000 0800	Reserved
0x4000 0000	APB
0x4000 8000	Reserved
0x4001 0000	APB
0x4001 8000	Reserved
0x4002 0000	AHB
0x4002 4400	Reserved
0x4800 0000	AHB
0x4800 1800	Reserved
0xE000 0000	Internal Peripherals
0xE010 0000	Reserved
0xFFFF FFFF	Reserved

表 3 存储器映射表



存储器		起始地址	大小
可重映射区, 默认为 Flash 程序存储区 <sup>①</sup>		0x0000 0000	32Kbytes
Flash 程序存储区		0x0800 0000	32Kbytes
选项字节		0x1FFF F800	64bytes
SRAM		0x2000 0000	2Kbytes
APB	Reserved	0x4000 0000	8Kbytes
	TIM14	0x4000 2000	1Kbytes
	LPTIM	0x4000 2400	1Kbytes
	WWDT	0x4000 2C00	1Kbytes
	FWDT	0x4000 3000	1Kbytes
	Reserved	0x4000 3400	4Kbytes
	USART2	0x4000 4400	1Kbytes
	UFCS	0x4000 4800	1Kbytes
	Reserved	0x4000 4C00	3Kbytes
	I2C2	0x4000 5800	1Kbytes
	Reserved	0x4000 5C00	5Kbytes
	PMU	0x4000 7000	1Kbytes
	Reserved	0x4000 7400	3Kbytes
	SYSCFG	0x4001 0000	1Kbytes
	EXTI	0x4001 0400	1Kbytes
	Reserved	0x4001 0800	20Kbytes
	AHB	DBG	0x4001 5800
Reserved		0x4001 5C00	9Kbytes
Reserved		0x4002 0000	4Kbytes
RCU		0x4002 1000	1Kbytes
Reserved		0x4002 1400	3Kbytes
Flash interface		0x4002 2000	1Kbytes
Reserved		0x4002 2400	7Kbytes
GPIOA		0x4800 0000	1Kbytes
Reserved	0x4800 0400	4Kbytes	

## 5. 功能描述

### 5.1. 存储器

CPW3101 支持以下特性

- Flash 有两个部分:
  - 32Kbytes Flash 程序存储区
  - 选项字节
- 2Kbyte 嵌入式 SRAM, 可产生奇偶校验异常

Flash 程序存储区支持以扇区为单位的写保护功能。根据选项字节, Flash 程序存储区支持不同级别的读保护。

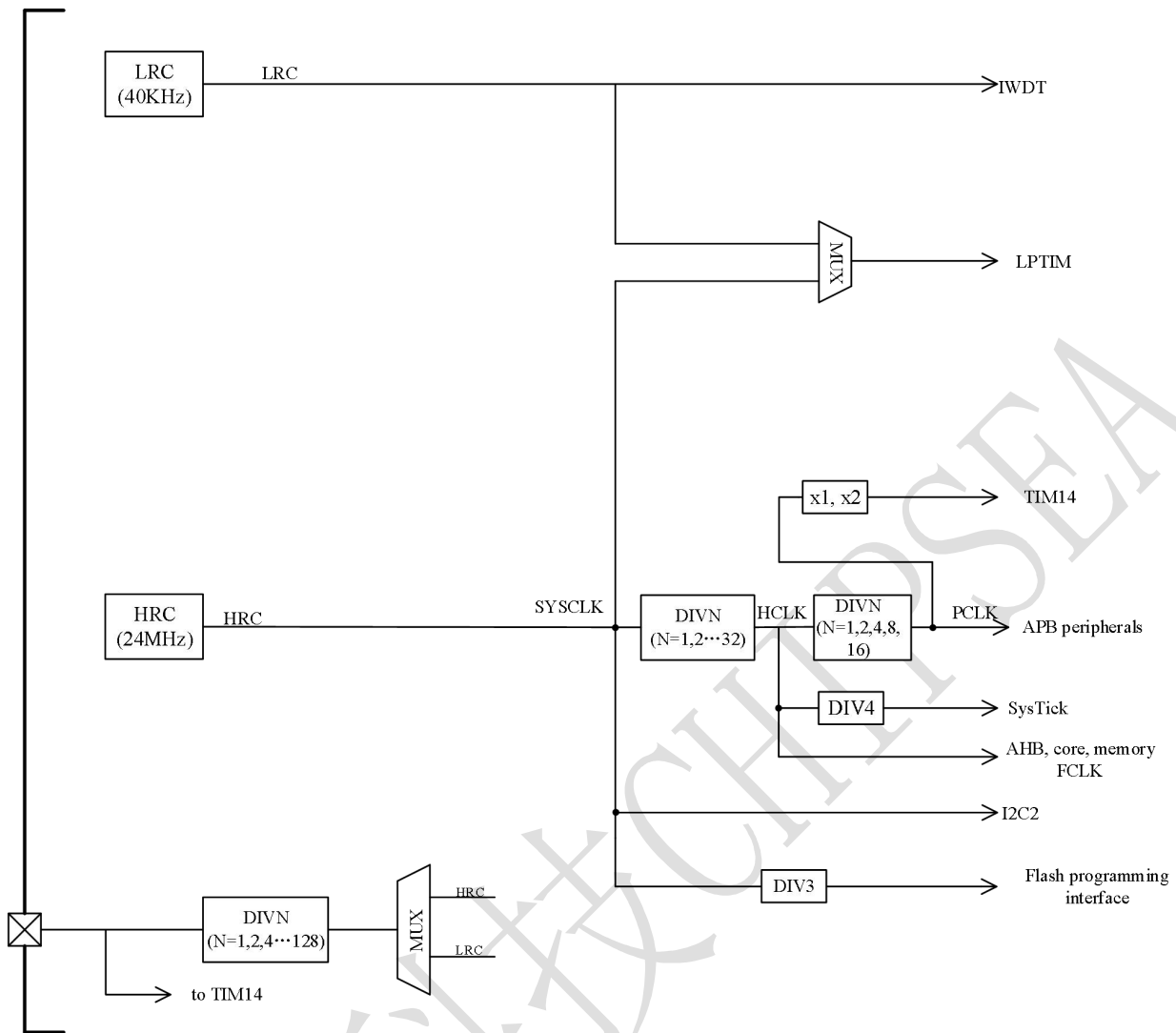
- 级别 0: 无保护
- 级别 1: 在调试模式或者从 SRAM 启动时, 无法读写
- 级别 2: 调试模式和从 SRAM 启动功能不可用

### 5.2. 时钟

时钟系统包含下列时钟:

- 24MHz 内部高速 RC 振荡器(HRC)
- 40KHz 内部低速 RC 振荡器(LRC)

图 4 芯片时钟树



## 5.3. 工作环境

### 5.3.1. 工作电压

芯片只有一个电源管脚 VDD，电压范围 2.2V 到 5.5V；

## 5.4. 电源管理

### 5.4.1. 低功耗模式

芯片有 4 种低功耗模式：

- 睡眠模式

在睡眠模式下，只有 CPU 停止工作，所有外设继续运行并在发生中断/事件时唤醒 CPU。

- 深度睡眠 1 模式

在深度睡眠模式 1 下，HRC 被禁止。调压器正常工作，同时保持 SRAM 和寄存器的内容。任意 EXTI 中断信号将器件从深度睡眠 1 模式唤醒。

- 深度睡眠 2 模式

在深度睡眠模式 2 下，HRC 被禁止。调压器处于低功耗模式，同时保持 SRAM 和寄存器内容，因此深度睡眠 2 的唤醒时间比深度睡眠 1 要长。任意 EXTI 中断信号将器件从深度睡眠 2 模式唤醒。

### 5.4.2. 上电复位/掉电复位(POR/PDR)

芯片包含上电复位和掉电复位电路。上电复位模块 POR 监测 VDD 的电压，掉电复位模块监测 VDD 的电压。

此电路始终处于工作状态，可确保器件在电压不低于 2.2 V 时能够正常工作。当监控的供电电压低于规定阈值  $V_{POR}/V_{PDR}$  时，器件处于复位模式。

## 5.5. 通用输入输出端口(GPIO)

PA0、PA1、PA2 口为开漏输出口，不支持推挽输出，没有上拉电阻和下拉电阻，PA3、PA4 引脚可以由软件配置成输入(带或不带上拉或下拉)、输出(推挽或开漏)或复用的外设功能端口。

在需要的情况下，I/O 引脚的外设功能可以通过一个特定的操作锁定，以避免意外的写入 I/O 寄存器。

## 5.6. 定时器

芯片包括 1 个通用定时器和 1 个低功耗定时器

表 4 各类定时器 特点对比

类型	定时器	计数器位宽	方向	预分频数	通道数	互补通道数
	TIM14	16 位	向上	1~65536 中的任意整数	1	0
	LPTIM1	16 位	向上	1~65536 中的任意整数	1	0

### 5.6.1. 通用定时器 (TIM14)

TIM14 是一个带有 16 位预分频的 16 位计数器，只有 1 个通道用于输入捕获、输出比较和产生 PWM。在调试模式下，可以让计数器停止计数。

### 5.6.2. 通用定时器 (LPTIM1)

LPTIM1 是一个 16 位定时器，可以。LPTIM1 时钟源包括内部低速时钟 LRC、内部高速时钟 HRC，因此 LPTIM 能够在所有电源模式下保持运行状态。即使没有内部时钟源，LPTIM 也能运行，鉴于这一点，可将其用作“脉冲计数器”，这种脉冲计数器在某些应用中十分有用。此外，LPTIM1 还能将系统从低功耗模式唤醒，在这种功能模式下系统功耗极低。

### 5.6.3. 独立看门狗定时器(FWDT)

独立看门狗定时器以内部 40KHz LRC 作为时钟源，独立于主时钟。FWDT 由一个 8 位的预分频器和 1 个带窗选项的 12 位向下计数器组成，可以在深度睡眠 1、深度睡眠 2 和掉电模式下独立运行。当计数器计到 0 时，FWDT 产生一个复位。

在调试模式下，可以让计数器停止计数。

### 5.6.4. 窗看门狗定时器(WWDT)

窗看门狗定时器以 PCLK 作为主时钟，由 1 个预分频器和 7 位自由运行的向下计数器组成。当计数器计到 0x40 时，产生提醒中断标志。当计数器计到 0x3F 时，产生一个复位。

在调试模式下，可以让计数器停止计数。

### 5.6.5. 滴答定时器(SysTick)

滴答定时器可以用于实时操作系统，同时也是一个标准的向下计数器。

它是以 HCLK 或 HCLK/4 作为时钟源，具有自动重加载功能的 24 位向下计数器。当计数器计到 0 时，滴答定时器会产生一个可屏蔽的系统中断。

## 5.7. 中断和事件

内置向量中断控制器能够高效的处理异常和中断。

EXTI 包含 32 个独立的边沿检测器，产生中断请求和事件给到 CPU 或中断控制器。EXTI 有三种触发方式，包括上升沿触发、下降沿触发和双边沿触发。每个边沿检测器可以独立的配置和使能。

## 5.8. 通用同步异步收发器 (USART)

通用同步异步收发器为 MCU 和外部器件连续通信提供了一个通用接口。USART 支持同步、异步全双工通信和单线半双工通信。一个可编程的波特率发生器，可提供不同的通信波特率，最高可达 115200bit/s。

除此之外，USART 也支持自动波特率检测、多处理器通信、RS232 硬件流控和 RS485 驱动使能。

表 5 USARTx 功能表

USART 特性/模式	USART2
异步全双工通信	√
同步模式	√
单线半双工模式	√
DMA 功能	X
自动波特率检测	√
多处理器通信	√
Modbus 通信	X
智能卡模式	X
LIN 模式	X
IrDA 模式	X
RS232 硬件流控	√
RS485 驱动使能	√
唤醒深度睡眠模式 1、2	X

## 5.9. I2C 接口

I2C 模块提供了一个工业级标准的 I2C 接口，可以工作在主机模式和从机模式。接口实现了标准模式、快速模式，CRC 计算和检查，系统管理总线和电源管理总线。

主要包括以下特性：

- 支持主机模式和从机模式
- 多主机功能
- 可配置的数字滤波器和模拟滤波器
- 支持 7 位和 10 位地址模式
- 支持标准模式（高达 100KHz）、快速模式（高达 400KHz）
- 系统管理总线和电源管理总线
- PEC 生成和检查
- 唤醒深度睡眠模式 1 和深度睡眠模式 2

表 6 I2Cx 功能表

I2C 特性/模式	I2C2
7 位地址模式	√
10 位地址模式	√
标准模式	√
快速模式	√
超快速模式	X
独立工作时钟	X
系统管理总线	X
唤醒深度睡眠模式 1、2	√

## 5.10. 串行调试端口(SWD-DP)

支撑 SW 调试口，用来连接这些调试组件。

## 6. 电气特性

### 6.1. 绝对最大额定值

表 7 绝对最大额定值

符号	描述	最小值	典型值	最大值	单位
VDD	VDD 和 GND 之间的电压	-0.3	-	6	V
Vi/o	I/O 管脚电压	GND-0.3	-	6	V
Vi/o-usart	USART RX/TX 管脚电压	GND-1.5	-	6	V
Tstorage	存储温度	-65	-	150	°C
Tjunction	结温	-	-	150	°C
Itotal-pwr	流入 VDD 电源线的总电流	-	-	120	mA
Itotal-GND	流出 GND 接地线的总电流	-120	-	-	mA
Ipwr-pin	流入每个电源管脚的电流	-	-	100	mA
IGND-pin	流入每个地管脚的电流	-100	-	-	mA
Itotal-sunk	流入所有 I/O 管脚的总电流	-	-	80	mA
Itotal-source	流出所有 I/O 管脚的总电流	-80	-	-	mA
Isunk-pin	流入任意一个 I/O 管脚的电流	-	-	25	mA
Isource-pin	流出任意一个 I/O 管脚的总电流	-25	-	-	mA

### 6.2. 工作条件

表 8 工作条件

符号	描述	最小值	典型值	最大值	单位
VVDD-range	VDD 的工作电压范围	2.2	-	5.5	V
Trange	芯片环境温度	-40	-	85	°C
fAHB-clock	内部 AHB 时钟频率	0	-	24	MHz
fAPB-clock	内部 APB 时钟频率	0	-	24	MHz
VIO-range	I/O 输入电压范围	-0.3	-	5.5	V
Tsupply-rise	VDD 上升时间速率	0	-	-	uS/V
Tsupply-fall	VDD 下降时间速率	20	-	-	uS/V
TVDD-POR	VDD 上电复位阈值	1.6	1.9	2.2	V
Treset-tempo	VVDD-range $\leq$ 5.5V 的复位持续时间	-	10	20	mS

### 6.3. I/O 端口特性

表 9 I/O 端口特性

符号	描述	最小值	典型值	最大值	单位
VIH	输入高电平	0.7*VDD	-	-	V
VIL	输入低电平	-	-	0.3*VDD	V
VIH1	输入高电平, 配置为 1.8V 通信	1.26			V
VIL1	输入低电平, 配置为 1.8V 通信			0.54	V
VIH2	输入高电平, 配置为 1.2V 通信	0.84			V
VIL2	输入低电平, 配置为 1.2V 通信			0.36	V
VOH	输出高电平 (PA3/PA4 有效, PA0~PA2 为开漏输出)	-	VDD	-	V
VOL	输出低电平	-	0V		V
IOH1	VDD=5.0V, VS=4.5V (PA3/PA4 有效, PA0~PA2 为开漏输出)	-6	-10	-15	mA
IOH2	VDD=3.3V, VS=3.0V (PA3/PA4 有效, PA0~PA2 为开漏输出)	-2	-4	-7	mA
IOL1	VDD=5.0V, VS=0.5V	6	12	20	mA
IOL2	VDD=3.3V, VS=0.3V	2	5	9	mA
Rpull-up	I/O 上拉电阻 (仅 PA3/PA4 有上拉)	30	40	55	KΩ
RDP-PU/ RDM-PU	DP/DM 口上拉电阻	9	10	11	KΩ
Ileakage	配置为数字端口时的漏电流, GND < VIO-range < VDD	-	-	±1	uA
Text-pw	EXTI 可被检测脉宽	82	-	-	nS

## 6.4. 低功耗模式唤醒时间

表 10 低功耗模式唤醒时间

符号	描述	最小值	典型值	最大值	单位
T <sub>wk-sleep</sub>	睡眠模式的唤醒时间	-	5 system clk	-	μS
T <sub>wk-deepsleep2</sub>	深度睡眠 2 模式下的唤醒时间	-	26	30	μS

## 6.5. 功耗

表 11 运行和睡眠模式的功耗特性

符号	参数	最小值	典型值	最大值	单位
I <sub>RUN</sub>	运行模式下的工作电流@HRC 24MHz, HCLK=24MHz	-	4	-	mA
I <sub>DSP2</sub>	深度睡眠模式 2 下待机电流	-	8	12	uA

## 6.6. RC 振荡器特性

表 12 HRC 特性

符号	描述	最小值	典型值	最大值	单位
f <sub>HRC</sub>	HRC 输出频率	-	24	-	MHz
TRIMHRC	HRC 校准精度	-1	-	1	%
DutyHRC	HRC 占空比	46	-	54	%
f <sub>temp-HRC</sub>	HRC 频率的温度特性	-2	-	2	%

表 13 LRC 特性

符号	描述	最小值	典型值	最大值	单位
f <sub>LRC</sub>	LRC 输出频率	36	40	44	KHz

## 6.7. Flash 特性

表 14 Flash 特性



符号	描述	最小值	典型值	最大值	单位
T <sub>prog</sub>	16 位编程时间	145.0	151.0	157.0	μS
	32 位编程时间	157.5	164.0	170.5	μS
T <sub>erase</sub>	页(1 K Bytes) 擦除时间	5.0	5.2	5.4	mS
T <sub>mass-erase</sub>	整体擦除时间	33.6	35.0	36.4	mS
CyCendurance	可擦写次数	20,000	-	-	Cycles
T <sub>retention</sub>	数据保存期限, Trange =25°C	100	-	-	Year
	数据保存期限, Trange =85°C	20	-	-	Year

## 6.8. I2C 特性

表 15 I2C 特性

I2C 模式	最大速率	单位
标准模式	100	Kbit/S
快速模式	400	Kbit/S

表 16 I2C 模拟滤波特性

符号	描述	最小值	典型值	最大值	单位
T <sub>I2C-fp</sub>	I2C 模拟滤波器滤除外部脉冲宽度	-	-	50	nS
T <sub>I2C-nfp</sub>	I2C 模拟滤波器不滤除外部脉冲宽度	160	-	-	nS

## 6.9. ESD 特性

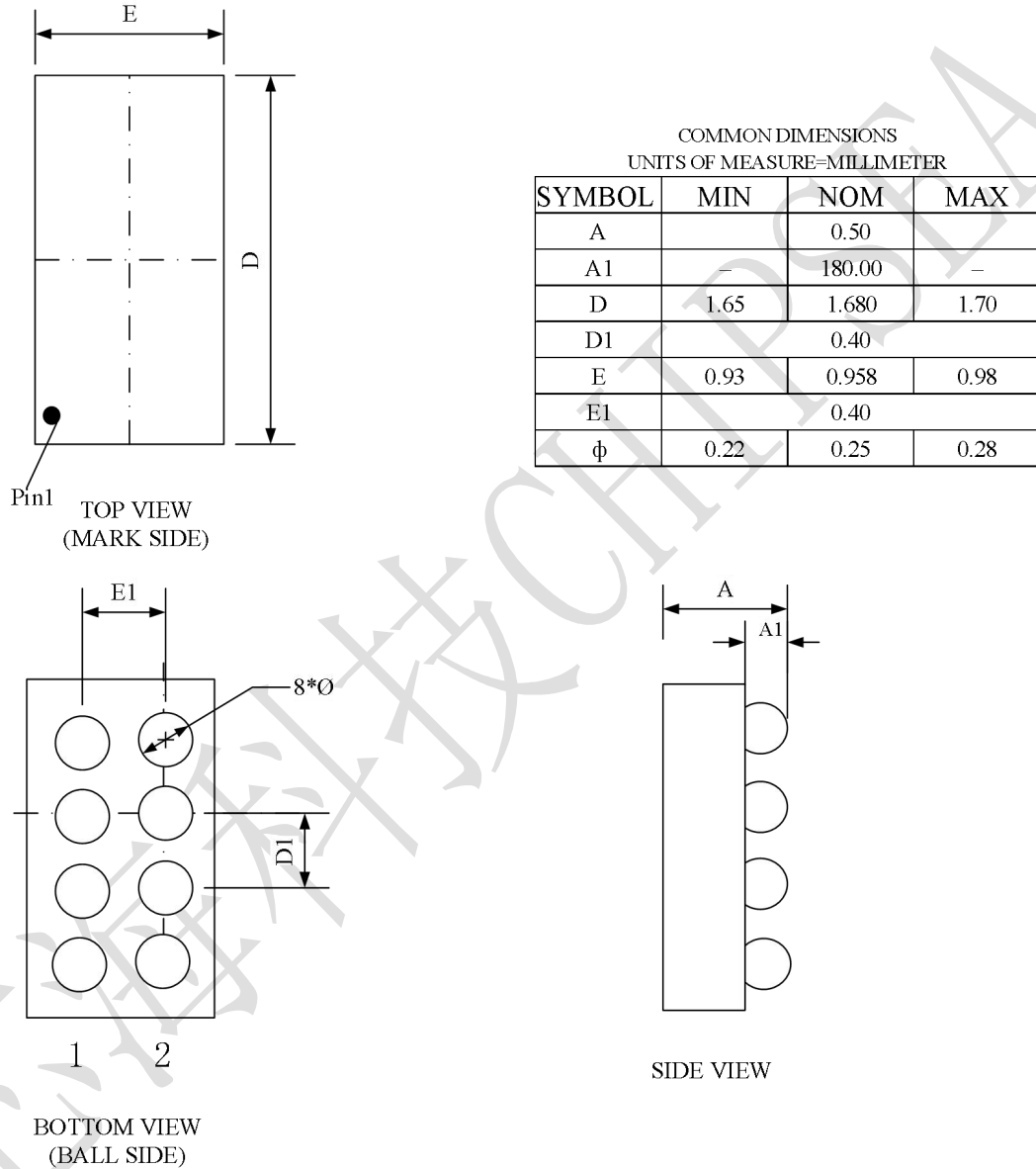
表 17 ESD 特性

符号	描述	等级	值	单位
V <sub>ESD-HBM</sub>	ESD 放电人体模型, 基于 MIL-STD-883E, 温度=23±5°C 相对湿度: 55%±10%(RH)	3A	≥4000	V
V <sub>ESD-MM</sub>	ESD 放电机器模型, 基于 JEDEC EIA/JESD22-A115, 温度 =23±5°C 相对湿度: 55%±10%(RH)	C	≥400	V
V <sub>ESD-CDM</sub>	ESD 器件放电模型, 基于 JEDEC EIA/JESD22-C101F, 温度 =23±5°C 相对湿度: 55%±10%(RH)	C2	≥500	V
I <sub>latchup</sub>	ESD 放电机器模型, 基于 JEDEC STANDARD NO.78C SEPTMBER 2010, 温度 =23±5°C 相对湿度: 55%±10%(RH)	II	≥200	mA

## 7. 封装信息

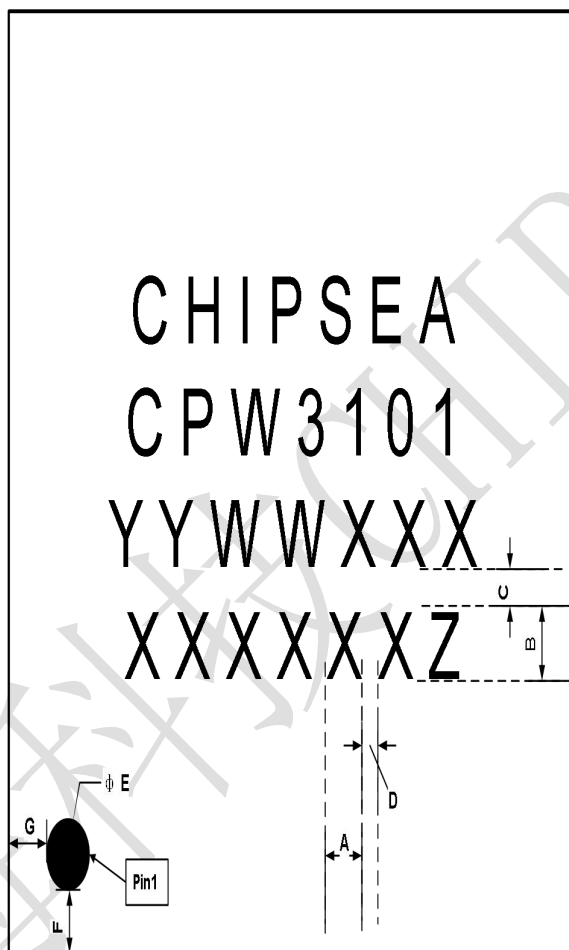
### 7.1. WLCSP8

图 5 WLCSP8 封装框图



## 8. 产品命名规则

### 8.1. 产品丝印说明



丝印打标说明:	
1	正面引脚 Pin1 标记;
2	正面第一行 (CHIPSEA);
3	正面第二行 (CPW3101) 产品型号;

4	正面第三行 (YYWWXXX) 为主批号: 左端两位 YY 取自公历年号后两位; 中间两位 WW 取自本年度日历周数, 不足两位时左端补 0; 右端两位 XXX 为可变量以订单指定为准;
5	正面第四行 (XXXXXXZ), 前六位为坐标 (列: 横坐标 XXX:010, 纵坐标 XXX:060); Z 为片号 (1-25#对应字母 A-Y), Follow 订单说明;
6	字体为 "Arial";
7	打印方式为激光正印

## 9. 订货信息

Figure 1 Ordering information

产品型号	引脚	存储空间 (KB)	封装类型	包装	包装 数量	工作温度 (°C)	MSL	丝印
CPW3101	8	32	WLCSP	编带	3000	-40~85	3	CPW3101

## 10. 勘误表

参考《CPW3101 勘误表》

## 11. 缩略语

缩略语	描述
ADC	模数转换器
AHB	先进高性能总线。
APB	先进外围总线
ARM	英国领先的半导体知识产权提供商的名称
Cortex	ARM 公司一个系列处理器名称
CPU	中央处理器
CRC	循环冗余校验
DMA	直接存储器访问
ESD	静电放电
ETR	外部触发输入
EXTI	扩展中断/ 事件控制器
FLASH	闪存存储器
FWDT	独立看门狗
GPIO	通用输入输出
HXT	外部高速时钟
HRC	内部高速 RC 时钟
I2C	由 philips 公司开发的一种简单、双向二线制同步串行总线
I2S	集成电路内置音频总线
IR	红外线
IrDA	红外数据组织提出的红外通信标准
ISO7816	国际智能卡标准
LIN	LIN 总线针对汽车分布式电子系统而定义的串行通信网络
LRC	内部低速 RC 时钟
LSB	最低有效位
LVD	低电压复位
LXT	低速晶振
MCU	微控制器
MISO	主模式进/从模式出
MOSI	主模式出/从模式进
NRST	低电平复位
NSS	选择从模式
NVIC	嵌套向量中断控制器
PCB	印刷电路板
PDR	掉电复位
PLL	锁相环, 倍频时钟产生器
PMBus	电源管理总线
POR	上电复位
RAM	随机存取存储器
RTC	实时时钟
SCK	串行时钟
SD	串行数据
SMBus	系统管理总线
SPI	串行外设接口
SRAM	静态随机存取存储器
SWD	串行线调试
TIM	定时器
TS	温度传感器

USART	通用同步/异步串行接收/发送器
WS	字选择
WWDT	窗口看门狗



**芯海科技**  
**CHIPSEA**

股票代码:688595

### 免责声明和版权公告

本文档中的信息，包括供参考的 URL 地址，如有变更，恕不另行通知。

本文档可能引用了第三方的信息，所有引用的信息均为“按现状”提供，芯海科技不对信息的准确性、真实性做任何保证。

芯海科技不对本文档的内容做任何保证，包括内容的适销性、是否适用于特定用途，也不提供任何其他芯海科技提案、规格书或样品在他处提到的任何保证。

芯海科技不对本文档是否侵犯第三方权利做任何保证，也不对使用本文档内信息导致的任何侵犯知识产权的行为负责。本文档在此未以禁止反言或其他方式授予任何知识产权许可，不管是明示许可还是暗示许可。

Wi-Fi 联盟成员标志归 Wi-Fi 联盟所有。蓝牙标志是 Bluetooth SIG 的注册商标。

文档中提到的所有商标名称、商标和注册商标均属其各自所有者的财产，特此声明。

**版权归 © 2021 芯海科技（深圳）股份有限公司。保留所有权利。**